

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
14. Februar 2002 (14.02.2002)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 02/13275 A1**

(51) Internationale Patentklassifikation<sup>7</sup>: H01L 29/51,  
21/28

PERFORMANCE MICROELECTRONICS/INSTITUT FÜR INNOVATIVE MIKROELEKTRONIK  
[DE/DE]; Im Technologiepark 25, 15236 Frankfurt/Oder  
(DE).

(21) Internationales Aktenzeichen: PCT/EP01/08830

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): OSTEN, Hans-Jörg  
[DE/DE]; Fasanenweg 19, 15299 Müllrose (DE).

(22) Internationales Anmeldedatum:  
31. Juli 2001 (31.07.2001)

(74) Anwalt: EISENFÜHR, SPEISER & PARTNER; Pacellialle 43/45, 14195 Berlin (DE).

(25) Einreichungssprache: Deutsch

(81) Bestimmungsstaaten (national): JP, US.

(26) Veröffentlichungssprache: Deutsch

(84) Bestimmungsstaaten (regional): europäisches Patent (AT,  
BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC,  
NL, PT, SE, TR).

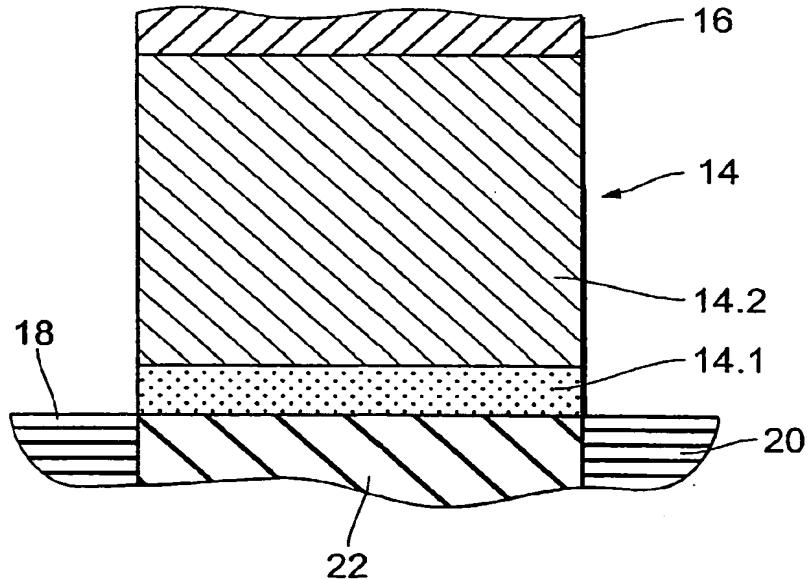
(30) Angaben zur Priorität:  
100 39 327.6 3. August 2000 (03.08.2000) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme  
von US): IHP GMBH-INNOVATIONS FOR HIGH

[Fortsetzung auf der nächsten Seite]

(54) Title: ELECTRONIC COMPONENT AND METHOD FOR PRODUCING AN ELECTRONIC COMPONENT

(54) Bezeichnung: ELEKTRONISCHES BAUELEMENT UND HERSTELLUNGSVERFAHREN FÜR EIN ELEKTRONI-  
SCHES BAUELEMENT



(57) Abstract: The invention relates to an electronic component, comprising a first layer (16) consisting of metallically conductive material, a second layer (12) consisting of semiconductive material and a third layer (14) between said first (16) and said second (12) layer. Said third layer (14) contains a dielectric and configured to restrict or prevent a charge carrier transfer from the first layer to the second layer and from the second layer to the first layer. According to the invention, the dielectric contains praseodymium oxide in predominantly crystalline phase.

[Fortsetzung auf der nächsten Seite]

WO 02/13275 A1



**Erklärung gemäß Regel 4.17:**

- *hinsichtlich der Berechtigung des Anmelders, ein Patent zu beantragen und zu erhalten (Regel 4.17 Ziffer ii) für die folgenden Bestimmungsstaaten JP, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR)*

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

**Veröffentlicht:**

- *mit internationalem Recherchenbericht*

---

**(57) Zusammenfassung:** Die Erfindung betrifft ein elektronisches Bauelement mit einer ersten Schicht (16) aus metallisch leitfähigem Material, einer zweiten Schicht (12) aus halbleitendem Material und mit einer dritten Schicht (14) zwischen der ersten (16) und der zweiten (12) Schicht, wobei die dritte Schicht (14) ein Dielektrikum enthält und zur Hemmung oder Unterbindung eines Ladungsträgertransports sowohl von der ersten zur zweiten Schicht als auch von der zweiten zur ersten Schicht ausgebildet ist. Erfindungsgemäß enthält das Dielektrikum Praseodymoxid in überwiegend kristalliner Phase.

---

**Elektronisches Bauelement und  
Herstellungsverfahren für ein elektronisches Bauelement**

---

Die Erfindung betrifft ein elektronisches Bauelement mit einer ersten Schicht aus metallisch leitfähigem Material, einer zweiten Schicht aus halbleitendem Material und mit einer dritten Schicht zwischen der ersten und der zweiten Schicht, wobei die dritte Schicht ein Dielektrikum enthält und zur Hemmung oder Unterbindung eines Ladungsträgertransports sowohl von der ersten zur zweiten Schicht als auch von der zweiten zur ersten Schicht ausgebildet ist.

Weiterhin betrifft die Erfindung ein Verfahren zur Herstellung eines elektronischen Bauelements, umfassend einen Schritt des Abscheidens einer praseodymoxidhaltigen Materialschicht auf einem Substrat.

Elektronische Bauelemente der oben genannten Art werden üblicherweise mit dem Kürzel MIS (Metal-Insulator-Semiconductor) oder, in ihrer gängigsten und bedeutendsten Ausführungsform, MOS (Metal-Oxide-Semiconductor) gekennzeichnet. Bekannt sind zum Beispiel MOS-Dioden, MOS-Feldeffekttransistoren

- 2 -

(MOSFET), skalierte MOSFETs, bei denen Materialparameter wie Dotierung reduzierten lateralen Maßen der Bauelementstruktur angepasst sind, modulationsdotierte MODFETS, oder DRAM-Strukturen.

Es sei angemerkt, dass die metallisch leitfähige erste Schicht derartiger Bauelemente sowohl von Metallen selbst als auch von hoch dotierten (entarteten) Halbleitern gebildet werden kann. Bei beiden Gruppen von Materialien erfolgt der Ladungstransport in der ersten Schicht im elektrischen Feld mit Hilfe quasi freier Ladungsträger.

Weiterhin sei betont, dass der hier verwendete Begriff "Schicht" nicht notwendigerweise eine im Vergleich zur Schichtdicke große Flächenausdehnung in (lateralen) Richtungen senkrecht zur Schichtfolge impliziert. Durch nachträgliche Strukturierung oder durch entsprechende Einstellung der Herstellungsparameter, beispielsweise in epitaktischen Herstellungsverfahren, können in elektronischen Bauelementen Strukturen erzeugt werden, deren laterale Ausmaße in der Größenordnung der Schichtdicke liegen. Auch solche Strukturen werden hier als "Schicht" bezeichnet.

Die Verwendung von Siliziumoxid  $\text{SiO}_2$  als Dielektrikum in der dritten Schicht elektronischer Bauelemente der eingangs genannten Art ist in der jüngsten Vergangenheit an physikalische Grenzen gestoßen. So erfordert die Reduzierung der Strukturmaße bei CMOS (Complementary MOS)-Feldeffekttransistoren eine Verringerung der Dicke des Gate-Dielektrikums zwischen der metallisch leitfähigen Gateelektrode und dem dotierten, halbleitenden Kanal. Für Transistoren mit Kanallängen zwischen Source und Drain von weniger als 100 nm ist bei Verwendung von  $\text{SiO}_2$  als Gate-Oxid aufgrund der relativ geringen Dielektrizitätszahl von 3.9 eine Schichtdicke des Dielektrikums von weniger als 2 nm erforderlich. Diese geringe Schichtdicke erhöht die Wahrscheinlichkeit des direkten Tunnelns von Ladungsträgern und verursacht daher deutlich erhöhte Leckströme zwischen Gateelektrode und Kanal oder Drain, die die Leistung des Transistors beeinträchtigen können.

Zur Lösung des Problems ist es bekannt, alternative Materialien zu verwenden, die Siliziumoxid als Dielektrikum ersetzen können. Derartige Materialien weisen eine höhere Dielektrizitätszahl als Siliziumoxid auf. Damit kann im Hinblick auf die Skalierung des Bauelements eine Vergrößerung der Gate-Oxid-Kapazität erzielt werden, ohne die Schichtdicke in einen kritischen Wertebereich zu senken, in dem die Wahrscheinlichkeit für direkte Tunnelprozesse groß ist. Die Gate-Oxid-Kapazität ist bekanntlich proportional zur Dielektrizitätszahl und antiproportional zur Dicke des Gate-Dielektriks.

Bekannte alternative Dielektrika sind Metalloxide in überwiegend amorpher Phase. Aus der Schrift US-A-6 013 553 ist die Verwendung von Zirkonium- oder Hafnium-Oxynitrid als Gate-Dielektrikum bekannt. Aus der US-A-5 955 213 ist die Verwendung des kristallinen  $\text{YScMnO}_3$  als Gate-Dielektrikum in Speicherbauelementen bekannt. Aus den Schriften US-A-5 810 923 und US-A-5 828 080 ist die Verwendung einer epitaktischen  $\text{ZrO}_2$ -Schicht bzw.  $\text{ZrYO}_2$ -Schicht als Gatedielektrikum bekannt. Diese Materialien ermöglichen zwar eine Verringerung der Leckstromdichte im Vergleich mit einer  $\text{SiO}_2$ -Schicht. Als Vergleichsmaß dient hier der Wert der Leckstromdichte bei gleicher äquivalenter Oxidschichtdicke EOT. Die äquivalente Oxidschichtdicke EOT (Equivalent Oxide Thickness) eines Dielektrikums ist das Produkt der Schichtdicke  $d$  und des Verhältnisses der Dielektrizitätszahlen von Siliziumoxid ( $K_{\text{SiO}_2}$ ) und des Dielektrikums ( $K_D$ ):

$$EOT = d \cdot \frac{K_{\text{SiO}_2}}{K_D} \quad (1)$$

Die aus den Schriften B.H. Lee et al., Techn. Dig IEEE International Electron Devices Meeting 1999 (IEDM '99), pp. 133 und W.J. Qi et al., Techn. Dig. IEDM '99, pp. 145 bekannten Werte der Leckstromdichte von  $\text{ZrO}_2$  und  $\text{HfO}_2$  bei gegebenem Wert von  $EOT = 1.4$  Nanometer sind zwar gegenüber bekannten Werten von  $\text{SiO}_2$  bei einer Gatespannung von 1V um einen Faktor bis zu etwa  $10^{-4}$  auf Werte von etwa  $10^{-3}$  bis  $10^{-4}$   $\text{A/cm}^2$  verringert. Wünschenswert ist jedoch eine weitere Verringerung der Leckstromdichte, um Bauelemente mit besonders hoher

- 4 -

Skalierung, das heißt besonders geringen Maßen der relevanten Bauelementstrukturen herstellen zu können.

P.Singh, B. Baishya, phys. stat. sol. (a) 104, 1987, 885-889 berichten über die Untersuchung verschiedener Selten-Erd-Oxide, darunter auch überwiegend amorphes Praseodymoxid  $\text{Pr}_6\text{O}_{11}$  auf ihre Tauglichkeit für die Verwendung als Gate-Dielektrikum in Dünnfilmtransistoren aus II-VI-Halbleitern. Die Herstellungs dieser Dünnfilmtransistoren erfolgte mit Hilfe eines "Multiple-Pump-Down"-Verfahrens durch Verdampfen fester Ausgangsmaterialien unter Elektronenstrahleinwirkung in einer Vakuumkammer. Die so hergestellten Bauelemente wurden anschließend einem Schritt des thermischen Ausheilens in Umgebungsluft bei 200°C über 3 bis 4 Stunden ausgesetzt. Die so hergestellten Bauelemente mit einer Praseodymoxid-Schicht wiesen eine geringe Beständigkeit auf.

Aufgabe der Erfindung ist es, ein elektronisches Bauelement der eingangs genannten Art so weiterzubilden, dass es besonders hoch skaliert werden kann. Weiterhin ist es Aufgabe der Erfindung, ein Verfahren zur Herstellung eines elektronischen Bauelements, umfassend einen Schritt des Abscheidens einer praseodymoxidhaltigen Materialschicht aus einer gasförmigen Umgebung auf einem Substrat, so weiterzubilden, dass besonders hoch skalierte Bauelemente hergestellt werden können.

Erfindungsgemäß wird diese Aufgabe für ein elektronisches Bauelement der eingangs genannten Art dadurch gelöst, dass das Dielektrikum Praseodymoxid in überwiegend kristalliner Phase enthält. Das heißt, dass das Praseodymoxid überwiegend entweder einkristallin oder in Form mehrerer, verschiedener kristalliner Phasen vorliegen kann, jedoch überwiegend nicht amorph oder polykristallin ist.

Die Erfindung hat den Vorteil, dass Praseodymoxid in überwiegend kristalliner Phase gegenüber bekannten, zur Verwendung in skalierten elektronischen Bauelementen geeigneten Dielektrika stark verbesserte Eigenschaften aufweist. Hierzu zählt zum

einen, dass erfundungsgemäße Praseodymoxidschichten eine von der Dotierung des Substrats unabhängige effektive Dielektrizitätszahl  $K_{eff}$  von  $31 \pm 3$  aufweisen. Zum anderen weist Praseodymoxid in überwiegend kristalliner Phase als Dielektrikum in MOS-Strukturen eine äußerst geringe Leckstromdichte auf. In einer MOS-Struktur mit äquivalenter Oxidschichtdicke von 1.4 nm wurden bei einer Gatespannung von 1 V Werte der Leckstromdichte bis hinab zu  $5 * 10^{-9} \text{ A/cm}^2$  gemessen. Diese Werte sind aufgrund der identischen Randbedingungen direkt mit den oben genannten Werten für  $ZrO_2$  und  $HfO_2$  vergleichbar und zeigen eine Verringerung der Leckstromdichte gegenüber diesen Dielektrika um einen Faktor von mehr als  $10^{-4}$ .

Überwiegend kristalline Praseodymoxidschichten zeichnen sich weiterhin dadurch aus, dass sie keine signifikanten Hystereseffekte in Kapazitäts-Spannungs(CV)-Messungen zeigen. Das Material ist zudem äußerst beständig. Ohne Beeinträchtigung der elektrischen Eigenschaften konnten auf Si abgeschiedene Praseodymoxidschichten über eine Zeitspanne von 15 Sekunden einer Temperatur von 1000 °C ausgesetzt werden. Schließlich zeigen belastungsinduzierte Leckstrom-Messungen (Stress induced leakage current, SILC) eine hohe Belastbarkeit praseodymoxidhaltiger dielektrischer Schichten auch über längere Zeitspannen. Ein Durchbruch, d.h. ein Zusammenbruch des dielektrischen Verhaltens (dielectric breakdown) tritt erst bei elektrischen Feldstärken oberhalb von 43 Megavolt/cm ein. Nach einem solchen Zusammenbruch stellen sich die ursprünglichen dielektrischen Eigenschaften ohne signifikante Abweichung von vorherigen Werten wieder ein.

Aufgrund seiner Eigenschaften ist Praseodymoxid als Dielektrikum in überwiegend kristalliner Phase demzufolge besonders geeignet für skalierte elektronische Bauelemente mit Skalierungsfaktoren, die bisherige Werte übersteigen. Es kann aber selbstverständlich auch in anderen Bauelementen, beispielsweise den eingangs aufgeführten, als Dielektrikum Verwendung finden.

Die dritte Schicht des erfundungsgemäßen Bauelementes weist in einer bevorzugten Ausführungsform einen einkristallinen Bereich auf. Besonders gute dielektrische

Eigenschaften der dritten, also der Gate-Oxid-Schicht können erzielt, können, wenn diese Schicht aus nur wenigen in sich einkristallinen Domänen besteht. Die Qualität der dritten Schicht sinkt dagegen drastisch, wenn das Praseodymoxid in polykristalliner Phase vorliegt. Dies zeigt sich anhand stark erhöhter Werte der Leckstromdichte.

Bei einer weiteren Ausführungsform weist die dritte Schicht einen amorphen Bereich auf. Dieser ist typischerweise im Bereich der Grenzfläche zwischen der zweiten und der dritten Schicht angeordnet und erstreckt sich in lateraler Richtung über die gesamte Grenzfläche. Der amorphe Bereich enthält beispielsweise in CMOS-Feldeffekttransistoren, bei denen die zweite Schicht ganz überwiegend aus Silizium besteht, bisherigen Untersuchungen zufolge ein Praseodym-Silicat.

Durch geeignete Einstellung der Parameter des Herstellungsverfahrens ist es möglich, das Entstehen einer solchen amorphen Zwischenschicht zu verhindern. Die Erstreckung des amorphen Bereichs sollte jedenfalls in Richtung der Schichtfolge maximal 20 % der Gesamterstreckung der dritten Schicht in dieser Richtung betragen. Die bisherigen Untersuchungen förderten Anzeichen dafür zu Tage, dass eine amorphe Zwischenschicht eine geringere Dielektrizitätszahl aufweist als die kristalline Phase. Die Dickenverhältnisse der amorphen Zwischenschicht und der kristallinen Schicht bestimmen jedoch die resultierende, effektive Dielektrizitätszahl der dritten Schicht als Ganzer.

Bei weiteren Ausführungsformen des erfindungsgemäßen elektronischen Bauelementes beträgt die Erstreckung der dritten Schicht in Richtung der Schichtfolge maximal 50 Nanometer.

Das Beimischen anderer Materialien zur dritten Schicht, wie beispielsweise  $ZrO_2$  oder  $HfO_2$  ist grundsätzlich ohne weiteres möglich. Bevorzugt besteht das Dielektrikum jedoch vollständig aus Praseodymoxid.

Grundsätzlich können alle bekannten Oxide des Praseodyms, also beispielsweise  $\text{PrO}_2$ , beide Modifikationen von  $\text{Pr}_2\text{O}_3$ , oder  $\text{Pr}_6\text{O}_{11}$  im Dielektrikum enthalten sein. In einer bevorzugten Ausführungsform enthält das Dielektrikum Praseodymoxid  $\text{Pr}_2\text{O}_3$ . Mit diesem Oxid des Praseodyms wurden in bisherigen Untersuchungen die besten Ergebnisse erzielt.

Dabei liegt  $\text{Pr}_2\text{O}_3$  vorzugsweise in  $\text{D}5_3$ -Kristallstruktur oder  $\text{D}5_2$ -Kristallstruktur vor. Die  $\text{D}5_3$ -Struktur stellt sich beispielsweise unter geeigneten Wachstumsparametern bei Abscheiden von  $\text{Pr}_2\text{O}_3$  auf einer Si(001)-Oberfläche ein. Bei Abscheiden von  $\text{Pr}_2\text{O}_3$  auf einer Si-(111) Oberfläche entsteht bei geeigneten Wachstumsparametern eine  $\text{D}5_2$ -Struktur.

Das derzeit für die Ausführung der Erfindung bei weitem bevorzugte elektronische Bauelement ist ein Feldeffekttransistor. In einer Ausführungsform ist das elektronische Bauelement als skalierter CMOS-FET ausgebildet, wobei die erste Schicht als Gate-Elektrode ausgebildet ist und die dritte Schicht an einen in der zweiten Schicht in zur Schichtfolge senkrechter Richtung zwischen einer Source- und einer Drain-Struktur ausgebildeten Kanal angrenzt. In einer weiteren Ausführungsform ist das erfindungsgemäße elektronische Bauelement als modulationsdotierter Feldeffekttransistor (MODFET) ausgebildet.

Die zweite Schicht besteht an ihrer Grenzfläche zur dritten Schicht bevorzugt ganz überwiegend aus Silizium mit einer (001)- oder mit einer (111)-Kristallorientierung.

Hinsichtlich ihres Verfahrensaspektes bildet die Erfindung ein Verfahren zur Herstellung eines elektronischen Bauelements, umfassend einen Schritt des Abscheidens einer praseodymoxidhaltigen Materialschicht aus einer gasförmigen Umgebung auf einem Substrat, dadurch weiter, dass die praseodymoxidhaltige Materialschicht bei einer Substrattemperatur zwischen 500°C und 800°C abgeschieden wird.

Der Vorteil des erfindungsgemäßen Verfahrens besteht darin, dass die praseodym-haltige Materialschicht im angegebenen Substrattemperaturintervall in überwiegend krisalliner Form abgeschieden wird. Das Entstehen einer polykristallinen praseodym-haltigen Materialschicht wird verhindert. Auf diese Weise werden überwiegend kristalline praseodymhältige Schichten erzeugt, die, wie oben dargestellt wurde und weiter unten anhand der Figuren 1 bis 8 im einzelnen beschrieben wird, äußerst vorteilhafte dielektrische Eigenschaften aufweisen.

Das Substrat für das Wachstum der praseodymhältigen Materialschicht bildet die im Herstellungsverfahren zuvor aufgewachsene oder präparierte Schicht. Bei der Herstellung eines CMOS-FET beispielsweise bildet die Kanalschicht das Substrat für die Abscheidung des Gate-Dielektrikums. Die Kanalschicht wird üblicherweise durch einkristallines Silizium in (001)-Orientierung gebildet.

In einer bevorzugten Verfahrensform werden praseodymoxihaltige Materialschichten in einem Substrattemperaturintervall zwischen 600°C und 750°C abgeschieden. Die unter diesen Bedingungen entstandenen Schichten weisen eine besonders reine Kristallstruktur auf. In dieser Hinsicht beste Ergebnisse werden derzeit bei einer Substrattemperatur von 625°C erzielt.

Der Schritt des Abscheidens einer praseodymhältigen Materialschicht kann mit Hilfe eines an sich bekannten molekularstrahl-epitaktischen Wachstumsverfahrens durchgeführt werden.

Für das Abscheiden der praseodymhältigen Materialschicht wird in einer Ausführungsform des erfindungsgemäßen Verfahrens vorzugsweise ein festes Ausgangsmaterial verdampft. Ein Teil des verdampften Materials gelangt in die unmittelbare Umgebung des Substrats, auf dem dann nach und nach die Kristallbildung stattfindet. Das Verdampfen kann beispielsweise unter Einwirkung eines Elektronenstrahls herbeigeführt werden. Als festes Ausgangsmaterial können beispielsweise alle bekannten Praseodymoxide verwendet werden. Vorzugsweise

wird Praseodymoxid  $\text{Pr}_6\text{O}_{11}$  verwendet.

Alternativ kann für die Abscheidung von Praseodymoxid auf dem Substrat eine chemische Reaktion zweier oder mehrerer gasförmiger Ausgangsstoffe herbeigeführt werden. Hierfür kann auf bekannte Verfahren der Gasphasenepitaxie zurückgegriffen werden. Beispielsweise wird für die Abscheidung von Praseodymoxid auf dem Substrat eine chemische Reaktion zweier oder mehrerer metallorganischer gasförmiger Ausgangsstoffe herbeigeführt. Es können hierfür gängige MOCVD (Metal Organic Chemical Vapor Deposition)- bzw. MOVPE (Metal Organic Chemical Vapor Epitaxy)- Reaktoren und -verfahren verwendet werden.

Mit Hilfe der genannten Wachstumsverfahren können einkristalline oder aus verschiedenen kristallinen Phasen zusammengesetzte Schichten aufgewachsen werden. Die kristalline Orientierung der praseodymhaltigen Schicht gegenüber dem Kanal kann dabei epitaktisch sein.

Die Reinheit der Kristallstruktur wird bei einer Ausführungsform des erfindungsgemäßen Verfahrens durch einen auf das Abscheiden folgenden Schritt des thermischen Ausheilens verbessert. Die Substrattemperatur beträgt während des thermischen Ausheilens mindestens  $400^\circ\text{C}$  und höchstens  $1000^\circ\text{C}$ , insbesondere zwischen  $550^\circ\text{C}$  und  $700^\circ\text{C}$ . Bei  $600^\circ\text{C}$  über eine kurze Zeitspanne (ca. 5 Minuten) ausgeheilte Schichten zeigen in Kapazitäts-Spannungs(CV)-Messungen keine Hysterese der Kapazität. Die Oberflächenrauhigkeit ist im Mittel (RMS) geringer als 0.5 nm.

Weitere Vorteile der Erfindung werden bei der folgenden Beschreibung einiger Ausführungsbeispiele anhand der Zeichnung erläutert. Darin zeigen

- Figur 1 ein Röntgenbeugungsspektrum einer  $\text{Pr}_2\text{O}_3$ -Schicht auf Si (001),  
Figur 2 das Ergebnis einer CV-Messung an einer zweiten, auf p-Si gewachsene  $\text{Pr}_2\text{O}_3$ -Schicht,

- 10 -

- Figur 3 einen Vergleich der Röntgenbeugungsspektren einer dritten  $\text{Pr}_2\text{O}_3$ -Schicht im unbehandelten Zustand und nach kurzzeitigem Erhitzen auf 1000°C,
- Figur 4 das Ergebnis einer CV-Messung an der dritten Schicht nach dem Erhitzen,
- Figur 5 das Ergebnis von SILC-Messungen an einer vierten  $\text{Pr}_2\text{O}_3$ -Schicht,
- Figur 6 das Ergebnis von Messungen der Stromdichte in Abhängigkeit von der angelegten Spannung an 16 gleichartig hergestellten Gold-/ $\text{Pr}_2\text{O}_3/n$ -Si Kondensatoren,
- Figur 7 das Ergebnis von Messungen der Stromdichte als Funktion der Zeit an zwei weiteren Gold/ $\text{Pr}_2\text{O}_3/n$ -Si Kondensatoren unter zwei verschiedenen elektrischen Spannungen,
- Figur 8 das Ergebnis von Messungen der Stromdichte in Abhängigkeit von der angelegten Spannung bei denselben Kondensatoren wie in Figur 7 nach Durchführung der Messungen der Figur 7,
- Figur 9 eine schematische Darstellung des Schichtaufbaus im Bereich des Gates eines MOSFETs und
- Figur 10 eine schematische Darstellung eines erfindungsgemäßen, Si-basierten CMOSFETs.

Figur 1 zeigt ein Röntgenbeugungsspektrum einer 13.4 Nanometer dicken  $\text{Pr}_2\text{O}_3$ -Schicht auf (001)-Silizium. Diese Schicht wurde bei einer Substrattemperatur von 625°C mit Hilfe der Molekularstrahlepitaxie unter Verwendung von festem Ausgangsmaterial ( $\text{Pr}_6\text{O}_{11}$ ) hergestellt und anschließend bei einer Substrattemperatur von 600°C für fünf Minuten thermisch ausgeheilt. Dargestellt ist die gebeugte Röntgenintensität in Einheiten von Zählimpulsen eines Detektors als Funktion des doppelten Beugungswinkels (2 theta). Das Spektrum zeigt eine dominierende Beugungslinie bei  $2\theta = 70^\circ$ , die auf die Beugung am Siliziumgitter zurückzuführen ist. Bei einem doppelten Beugungswinkel von etwa  $45^\circ$  ist eine zweite Beugungslinie mit im Vergleich etwas geringerer Intensität als der des Siliziumpeaks zu erkennen. Diese Linie ist auf die Beugung des Röntgenlichts am Kristallgitter von

$\text{Pr}_2\text{O}_3$  zurückzuführen. Dieses Ergebnis zeigt, dass das Praseodymoxid überwiegend einkristallin vorliegt, und wird im übrigen durch hier nicht gezeigte Elektronenbeugungs- und hochaufgelöste transmissionselektronenmikroskopische Untersuchungen bestätigt.

Figur 2 zeigt das Ergebnis einer Kapazitäts-Spannungs (CV)- Messung an einer zweiten, 13.4 nm dicken  $\text{Pr}_2\text{O}_3$ -Schicht. Dargestellt ist die Abhängigkeit der Kapazität von der Maximalamplitude eines hochfrequenten (100 kHz) Spannungspulses  $V_g$  zwischen einer unten näher beschriebenen Elektrode und dem Substrat, wobei die Maximalamplitude des hochfrequenten Spannungspulses für die Aufnahme der zwei dargestellten Kurven um 0,1 Volt pro Sekunde erhöht bzw. verringert wurde. Die vorliegende Schicht wurde auf p-dotiertem (001)-Silizium mit einem spezifischen Widerstand von 10 Ohm\*Zentimeter unter ansonsten identischen Bedingungen wie die Schicht aus Figur 1 abgeschieden und anschließend mit einer Gold-Elektrode versehen. Die Goldelektrode wurde durch Abscheiden von verdampftem Gold durch eine Schattenmaske ('shadow mask') aufgebracht. Die Messung wurde nach dem thermischen Ausheilen vorgenommen. Im Diagramm der Figur 2 zeigt eine durchgezogene Linie die CV-Kurve bei einem ersten Messdurchlauf, während dessen die Maximalamplitude des Spannungspulses von 3 Volt auf -1 Volt verringert wurden. Eine gestrichelte Linie im Diagramm zeigt die CV-Kurve bei einem unmittelbar nachfolgenden zweiten Messdurchlauf, während dessen die Maximalamplitude des Spannungspulses von -1 Volt auf 3 Volt erhöht wurde. Die Kapazität der Schicht beträgt bei einer Spannung von -1 Volt ca. 3000 Picofarad, und fällt ab einem Spannungswert von etwa - 0,5 Volt drastisch bis auf Werte um 200 Pikofarad bei + 0,5 Volt. Bei weiter zunehmender Spannung fällt der Wert der Kapazität geringfügig bis auf einen Wert von unter 100 Pikofarad bei 3 Volt. Die Messungen sind weitestgehend unabhängig von der Durchlaufrichtung und zeigen, dass keine signifikanten Hystereseffekte auftreten.

Figur 3 zeigt zwei Röntgenspektren der gleichen Art wie Figur 1. Sie wurden an einer dritten, 14.9nm dicken  $\text{Pr}_2\text{O}_3$ -Schicht auf Silizium gemessen und zwar zum

einen (unteres Spektrum) im unbehandelten Zustand ("as grown") und zum anderen (oberes Spektrum) anschließend an eine thermischen Behandlung in Stickstoffatmosphäre bei einer Substrattemperatur von 1000°C über eine Zeitspanne von 15 Sekunden. Das Röntgenpektrum der behandelten Schicht ist allein zur Verdeutlichung der Darstellung in Richtung der Ordinate nach oben verschoben. Es zeigt sich im Vergleich der beiden Spektren, dass die thermische Behandlung keinen messbaren Einfluss auf die kristalline Struktur der behandelten Probe hatte. Denn die beiden Spektren sind im wesentlichen identisch. Eine Verschlechterung der Reinheit der Kristallstruktur wäre anhand einer Verbreiterung des dem  $\text{Pr}_2\text{O}_3$  zuzuordnenden Peaks bei etwa  $2\theta = 45^\circ$  zu erkennen gewesen.

Figur 4 zeigt das Ergebnis einer analog zur anhand von Figur 2 beschriebenen Vorgehensweise durchgeföhrten CV-Messung an der thermisch behandelten dritten Schicht. Die Abhängigkeit der Kapazität von der Spannung ist bei der behandelten Schicht gegenüber der aus Figur 2 bekannten Abhängigkeit der vergleichbaren, jedoch unbehandelten zweiten Schicht kaum verändert. Dies zeigt, dass die dielektrischen Eigenschaften der Probe nach einer thermischen Behandlung selbst bei sehr hohen Temperaturen wie 1000°C keine Verschlechterung erfahren.

Figur 5 zeigt das Ergebnis von SILC-Messungen an einer vierten  $\text{Pr}_2\text{O}_3$ -Schicht auf einem Siliziumsubstrat. Diese Schicht weist eine EOT von 1.4nm auf und ist mit einer Goldelektrode versehen. Sie wurde unmittelbar vor der Messung einer Spannung von 4.56 Volt, entsprechend 32 Megavolt/Zentimeter ausgesetzt. Dargestellt ist der Betrag der Leckstromdichte  $J_g$  in Einheiten von Ampere/cm<sup>2</sup> in Abhängigkeit von der Spannung  $V_g$  zwischen der Goldelektrode und dem Substrat. Es wurden fünf Messungen durchgeföhrte, denen unterschiedlich lange Belastungszeiten der Probe vorangingen. Die Ergebnisse sind im Diagramm der Figur 5 mit Hilfe von Kurven unterschiedlicher Linienart dargestellt. Die erste Messung (durchgezogene Linie) wurde durchgeföhrte, bevor die Schicht der Belastungsspannung ausgesetzt wurde. Weitere Messungen wurden nach 30, 60, 300 und 600 Sekunden langen Belastungszeitspannen durchgeföhrte. Die Zuordnungen der

- 13 -

Messkurven zur jeweiligen Messung können der Legende im Diagramm oben links entnommen werden. Im Ergebnis zeigen sich äußerst geringfügige Veränderungen der Abhängigkeit der Leckstromdichte von der Gatespannung  $V_g$  selbst nach einer Belastung der Schicht über eine Zeitspanne von 600 Sekunden. Dies bestätigt die schon zuvor festgestellte, überraschend hohe Belastbarkeit der nach dem erfindungsgemäßen Verfahren hergestellten Schichten.

Figur 6 zeigt das Ergebnis von Messungen der Leckstromdichte  $J_g$  in Abhängigkeit von der angelegten Spannung  $V_g$  an 16 gleichartig hergestellten Gold/Pr<sub>2</sub>O<sub>3</sub>/n-Si Kondensatoren. Die von der Praseodymoxidschicht bedeckte Substratfläche betrug bei allen Kondensatoren  $1.89 \cdot 10^{-3} \text{ cm}^2$ . Die EOT betrug 1.4nm. Alle dargestellten Kurven zeigen einen gleichartigen Verlauf. Die Leckstromdichte beträgt bei einer Spannung von  $V_g = -2 \text{ Volt}$  zwischen  $10^{-8}$  und  $10^{-7} \text{ A/cm}^2$ , sinkt dann bis auf einen Wert von unter  $10^{-11} \text{ A/cm}^2$  bei 0 Volt und steigt bei zunehmender positiver Spannung  $V_g$  annähernd symmetrisch zum Verlauf bei negativen Spannungswerten an. Bei  $V_g = 1 \text{ Volt}$  erreicht die Leckstromdichte im Mittel einen Wert von  $J_g(1V) = (5,0 \pm 0,5) \cdot 10^{-9} \text{ A/cm}^2$ . Die Schwankung dieses Wertes bei unterschiedlichen Kondensatoren ist offensichtlich äußerst gering. Zu höheren positiven Spannungen hin steigt die Leckstromdichte weiter an. Ein Durchbruch tritt erst oberhalb von 6 Volt auf, entsprechend einer elektrischen Feldstärke von 43 Megavolt/cm.

Figur 7 zeigt als Ergebnis einer weiteren Belastungsmessung die Abhängigkeit der Leckstromdichte vom Zeitpunkt nach Anlegen einer Spannung von 5,02 V bzw. 5,24V für zwei Gold/Pr<sub>2</sub>O<sub>3</sub>/Si (001) Kondensatoren mit EOT von 1.4 nm. Ein Durchbruch ist erst nach über 100 s zu beobachten. Auch diese Messungen zeigen die Beständigkeit der mit dem erfindungsgemäßen Verfahren hergestellten Schichten.

Figur 8 zeigt die Ergebnisse von CV-Messungen an den beiden Kondensatoren vor und nach den in Figur 7 dargestellten Belastungsmessungen. Die gestrichelt gezeichneten Kurven geben die Abhängigkeit nach der Belastungsmessung wieder

- 14 -

(vgl. die Legende im Diagramm oben links), während die durchgezogen gezeichnete Kurve die Abhängigkeit vor der Messung darstellt. Es zeigt sich, dass der in den Belastungsmessungen herbeigeführte Durchbruch nur äußerst geringfügige Unterschiede der Abhängigkeit der Leckstromdichte  $J_g$  von der Gatespannung  $V_g$  verursacht. Die Kondensatoren "erholen" sich also vollständig von dem Durchbruch.

Figur 9 zeigt eine schematische Schnittansicht eines erfindungsgemäßen MOSFETs 10. Auf einem Siliziumsubstrat 12 mit Orientierung (001) ist eine Gateoxid-Schicht 14 aufgewachsen. Die Gateoxid-Schicht 14 besteht aus Praseodymoxid  $\text{Pr}_2\text{O}_3$ . Ihre Dicke beträgt weniger als 50 nm. Auf der Gateoxidschicht 14 ist eine Gateelektrode 14 aufgebracht. Die Gateelektrode 14 besteht im vorliegenden Ausführungsbeispiel aus Gold, kann aber auch aus p- oder n-leitendem Silizium, einem anderen Metall, einer Legierung mehrerer Metalle, jeweils einzeln oder in Komnbination miteinander bestehen.

Das Substrat weist einen mit Hilfe beispielsweise der Ionenimplantation dotierten Source-Abschnitt 18 und einen Drain-Abschnitt 20 auf. Zwischen Source 18 und Drain 20 erstreckt sich senkrecht zur Schichtfolge ein dotierter Kanal 22.

Die Struktur des hier dargestellten MOSFETs 10 ist grundsätzlich bekannt. Die Darstellung verzichtet daher auf dem Fachmann ohnehin geläufige Details. Mit Hilfe der Gateoxidschicht werden jedoch neue Möglichkeiten der Skalierung derartiger MOSFETs eröffnet, die im einzelnen zu Veränderungen der Struktur führen können. Es versteht sich, dass das die Richtung der Schichtfolge des MOSFETs 10 beliebig variiert werden kann.

Figur 10 zeigt in vergrößerter Darstellung den Bereich des Gateoxids 14 aus Figur 1. Gleiche Bezugszeichen kennzeichnen im Vergleich mit Figur 1 gleiche Struktur-elemente des MOSFETs 10. Die Gateoxid-Schicht 14 weist eine unmittelbar an den Kanal 14 angrenzende amorphe Grenzflächenschicht 14.1 auf, die ein Silicat mit Praseodym und Sauerstoff enthält. Durch geeignete Wahl der Wachstumsparameter

bei der Herstellung der Gateoxid-Schicht beträgt die Dicke der Grenzflächenschicht 14.1 in Richtung der Schichtfolge weniger als 20% der Dicke der Gateoxid-Schicht 14. An die Grenzflächenschicht 14.1 schließt sich zur Gateelektrode 16 hin eine überwiegend einkristalline Praseodymoxid-Schicht 14.2 an.

Patentansprüche

1. Elektronisches Bauelement mit einer ersten Schicht (16) aus metallisch leitfähigem Material, einer zweiten Schicht (12) aus halbleitendem Material und mit einer dritten Schicht (14) zwischen der ersten (16) und der zweiten (12) Schicht, wobei die dritte Schicht (14) ein Dielektrikum enthält und zur Hemmung oder Unterbindung eines Ladungsträgertransports sowohl von der ersten zur zweiten Schicht als auch von der zweiten zur ersten Schicht ausgebildet ist, dadurch gekennzeichnet, dass das Dielektrikum Praseodym-oxid in überwiegend kristalliner Phase enthält.
2. Elektronisches Bauelement nach Anspruch 1, dadurch gekennzeichnet, dass die dritte Schicht (14) einen einkristallinen Bereich (14.2) aufweist.
3. Elektronisches Bauelement nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die dritte Schicht einen amorphen Bereich (14.1) aufweist.
4. Elektronisches Bauelement nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die Erstreckung des amorphen Bereichs (14.1) in Richtung der Schichtfolge maximal 20 % der Gesamterstreckung der dritten Schicht (14) in dieser Richtung beträgt.
5. Elektronisches Bauelement nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die Erstreckung der dritten Schicht (14) in Richtung der Schichtfolge maximal 50 Nanometer beträgt.
6. Elektronisches Bauelement nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass das Dielektrikum aus Praseodymoxid besteht.
7. Elektronisches Bauelement nach einem der vorstehenden Ansprüche,

dadurch gekennzeichnet, dass die Dielektrizitätszahl des Dielektrikums zwischen 20 und 40 beträgt.

8. Elektronisches Bauelement nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass das Dielektrikum Praseodymoxid  $\text{Pr}_2\text{O}_3$  enthält.
9. Elektronisches Bauelement nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass das Dielektrikum  $\text{Pr}_2\text{O}_3$  in D<sub>5</sub>3-Kristallstruktur oder D<sub>5</sub>2-Kristallstruktur enthält.
10. Elektronisches Bauelement nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass das Bauelement als Feldeffekttransistor (10) ausgebildet ist.
11. Elektronisches Bauelement nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass das Bauelement als skalierter CMOS-FET ausgebildet ist, wobei die erste Schicht als Gate-Elektrode (16) ausgebildet ist und die dritte Schicht (14) an einen in der zweiten Schicht (12) in zur Schichtfolge senkrechter Richtung zwischen einer Source- (18) und einer Drain-Struktur (22) ausgebildeten Kanal (22) angrenzt.
12. Elektronisches Bauelement nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die zweite Schicht (12) an ihrer Grenzfläche zur dritten Schicht (14) aus Silizium mit einer (001)- oder mit einer (111)-Kristallorientierung besteht.
13. Verfahren zur Herstellung eines elektronischen Bauelements, umfassend einen Schritt des Abscheidens einer praseodymoxidhaltigen Materialschicht aus einer gasförmigen Umgebung auf einem Substrat, dadurch gekennzeichnet, dass die praseodymoxidhaltige Materialschicht bei einer Sub-

strattemperatur zwischen 500°C und 800°C abgeschieden wird.

14. Verfahren nach Anspruch 13, dadurch gekennzeichnet, dass die praseodymhaltige Materialschicht bei einer Substrattemperatur zwischen 600°C und 750°C abgeschieden wird.
15. Verfahren nach Anspruch 14, dadurch gekennzeichnet, dass die praseodymhaltige Materialschicht bei einer Substrattemperatur von 625°C abgeschieden wird.
16. Verfahren nach einem der Ansprüche 13 bis 15, dadurch gekennzeichnet, dass der Schritt des Abscheidens einer praseodymhaltigen Materialschicht mit Hilfe eines molekularstrahl-epitaktischen Wachstumsverfahrens durchgeführt wird.
17. Verfahren nach einem der Ansprüche 13 bis 16, dadurch gekennzeichnet, dass für das Abscheiden der praseodymhaltigen Materialschicht ein festes Ausgangsmaterial verdampft wird.
18. Verfahren nach Anspruch 17, dadurch gekennzeichnet, dass Praseodymoxid  $\text{Pr}_6\text{O}_{11}$  verdampft wird.
19. Verfahren nach einem der Ansprüche 13 bis 15, dadurch gekennzeichnet, dass für die Abscheidung von Praseodymoxid auf dem Substrat eine chemische Reaktion zweier oder mehrerer gasförmiger Ausgangsstoffe herbeigeführt wird.
20. Verfahren nach Anspruch 19, dadurch gekennzeichnet, dass für die Abscheidung von Praseodymoxid auf dem Substrat eine chemische Reaktion zweier oder mehrerer metallorganischer gasförmiger Ausgangsstoffe herbeigeführt wird.

21. Verfahren nach einem der vorstehenden Ansprüche, gekennzeichnet durch einen auf das Abscheiden folgenden Schritt des thermischen Ausheilens, wobei die Substrattemperatur während des thermischen Ausheilens mindestens  $400^{\circ}\text{C}$  und höchstens  $1000^{\circ}\text{C}$  beträgt.
22. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die Temperatur der Schicht während des thermischen Ausheilens zwischen  $550^{\circ}\text{C}$  und  $700^{\circ}\text{C}$  beträgt.

1/5

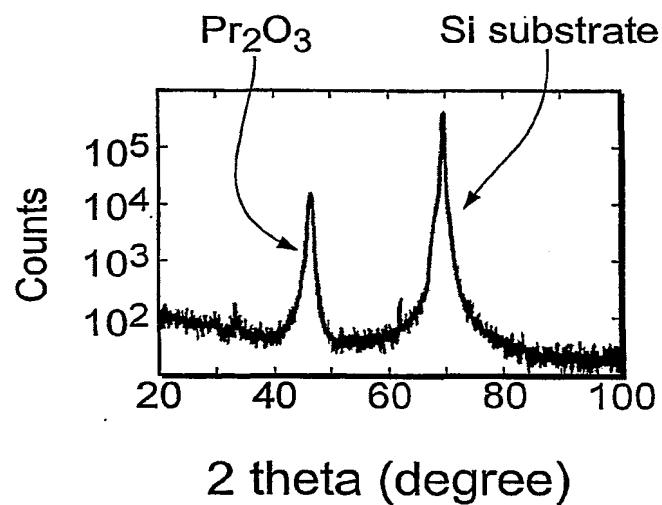


Fig. 1

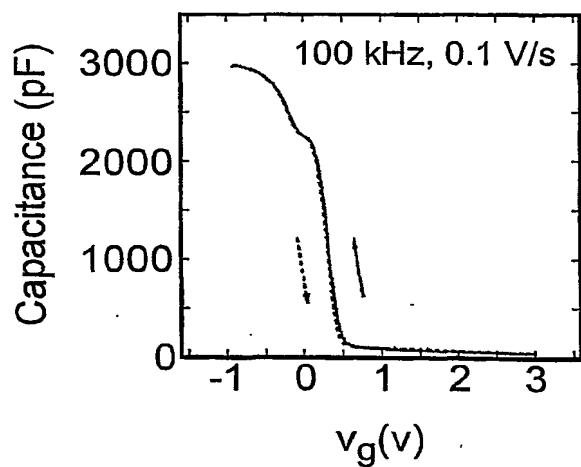


Fig. 2

2/5

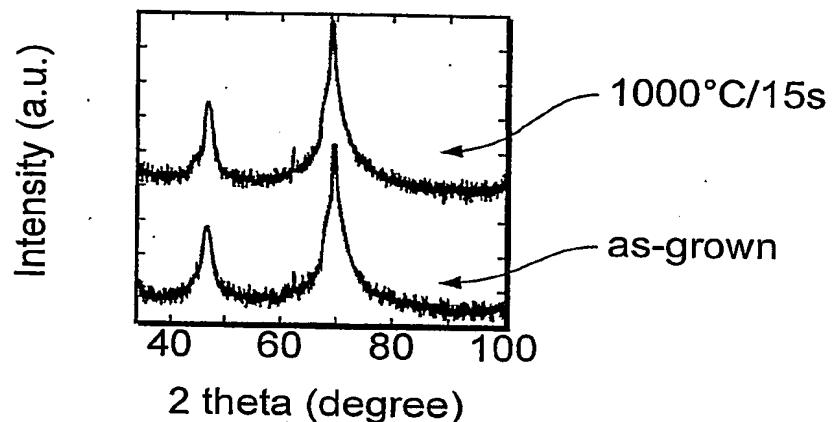


Fig. 3

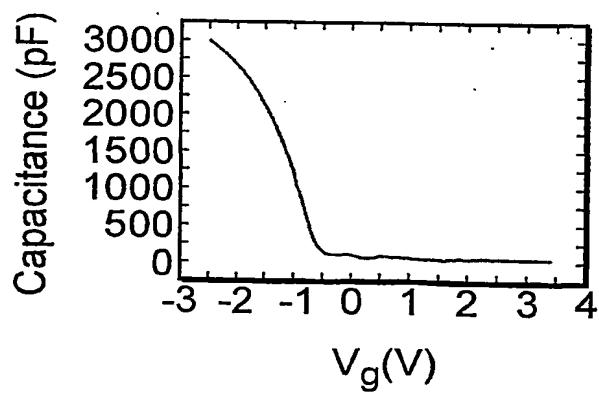


Fig. 4

3/5

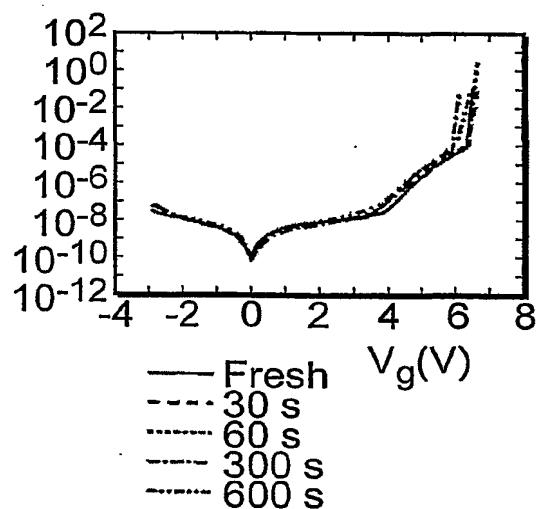


Fig. 5

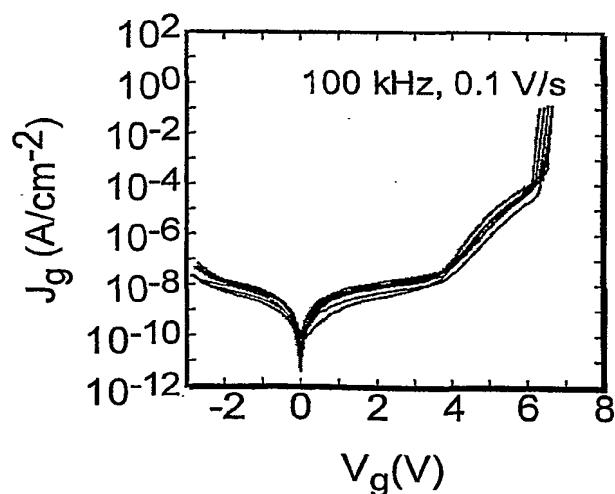


Fig. 6

4/5

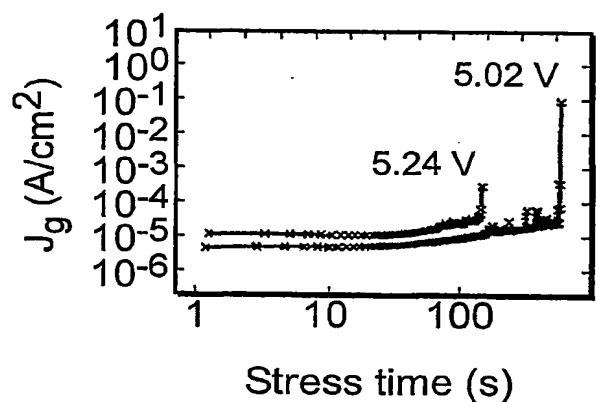


Fig. 7

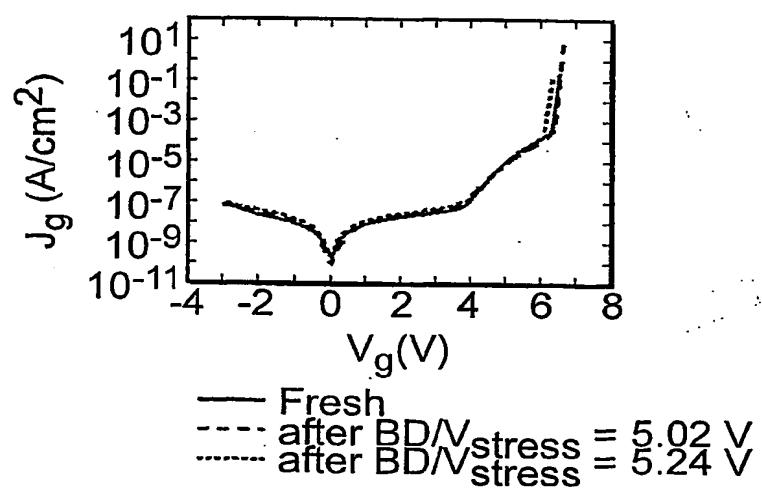


Fig. 8

5/5

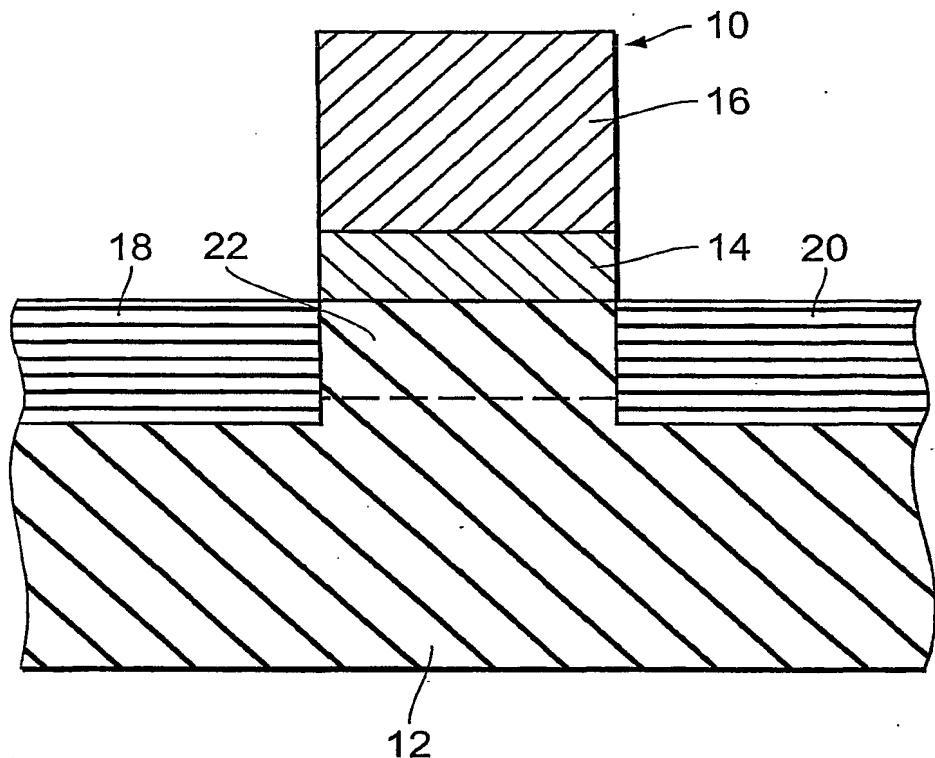


Fig. 9

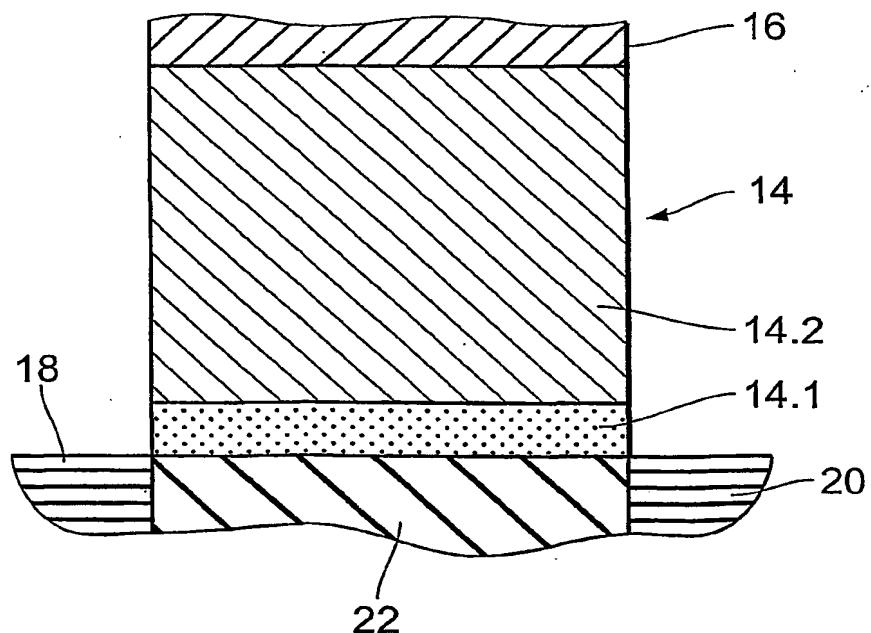


Fig. 10

## INTERNATIONAL SEARCH REPORT

Int'l Application No  
PCT/EP 01/08830

A. CLASSIFICATION OF SUBJECT MATTER  
IPC 7 H01L29/51 H01L21/28

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the International search (name of data base and, where practical, search terms used)

EPO-Internal, INSPEC

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 828 080 A (NOGUCHI TAKAO ET AL) 27 October 1998 (1998-10-27) cited in the application abstract column 23, line 38 -column 24, line 65 column 26, line 52 - line 63 column 30, line 57 - line 58 ---	1,2,5-8, 10-16, 19,20
A	SINGH, P. ET AL.: "A COMPARATIVE STUDY OF THIN FILM TRANSISTORS USING RARE EARTHS OXIDES AS GATES" THIN SOLID FILMS, vol. 147, 1987, pages 25-32, XP001031001 the whole document ---	1,5-7,15
A	US 6 087 702 A (CHANG LIANN-BE ET AL) 11 July 2000 (2000-07-11) column 3, line 47 - line 62; figure 2B ---	1,13 -/-

Further documents are listed in the continuation of box C.

Patent family members are listed in annex.

## \* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the International filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the International filing date but later than the priority date claimed

- \*T\* later document published after the International filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*&\* document member of the same patent family

Date of the actual completion of the international search

12 November 2001

Date of mailing of the International search report

16/11/2001

Name and mailing address of the ISA

European Patent Office, P.B. 5618 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Nesso, S

## INTERNATIONAL SEARCH REPORT

II      at Application No  
PCT/EP 01/08830

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6 013 553 A (WILK GLEN D ET AL) 11 January 2000 (2000-01-11) cited in the application column 6, line 31 - line 36 -----	1-22
P,X	OSTEN H J ET AL: "HIGH-K GATE DIELECTRICS WITH ULTRA-LOW LEAKAGE CURRENT BASED ON PRASEODYMIUM OXIDE" INTERNATIONAL ELECTRON DEVICES MEETING 2000. IEDM. TECHNICAL DIGEST. SAN FRANCISCO, CA, DEC. 10 - 13, 2000, NEW YORK, NY: IEEE, US, 10 December 2000 (2000-12-10), pages 653-656, XP001036704 ISBN: 0-7803-6439-2 the whole document -----	1-3, 5-18, 21, 22

## INTERNATIONAL SEARCH REPORT

Information on patent family members

In **PCT/EP 01/08830**

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5828080	A 27-10-1998	JP 8255790 A JP 8109099 A JP 8274199 A JP 8274087 A US 5810923 A	01-10-1996 30-04-1996 18-10-1996 18-10-1996 22-09-1998
US 6087702	A 11-07-2000	NONE	
US 6013553	A 11-01-2000	JP 2000058832 A US 6291866 B1 TW 402779 B US 6020243 A US 6291867 B1 US 2001024853 A1	25-02-2000 18-09-2001 21-08-2000 01-02-2000 18-09-2001 27-09-2001

**INTERNATIONALER RECHERCHENBERICHT**

In nationales Aktenzeichen  
PCT/EP 01/08830

**A. KLASIFIZIERUNG DES ANMELDUNGSGEGENSTANDES**  
IPK 7 H01L29/51 H01L21/28

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

**B. RECHERCHIERTE GEBIETE**

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole )  
IPK 7 H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der Internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC

**C. ALS WESENTLICH ANGESEHENE UNTERLAGEN**

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 5 828 080 A (NOGUCHI TAKAO ET AL) 27. Oktober 1998 (1998-10-27) in der Anmeldung erwähnt Zusammenfassung Spalte 23, Zeile 38 - Spalte 24, Zeile 65 Spalte 26, Zeile 52 - Zeile 63 Spalte 30, Zeile 57 - Zeile 58 ----	1,2,5-8, 10-16, 19,20
A	SINGH, P. ET AL.: "A COMPARATIVE STUDY OF THIN FILM TRANSISTORS USING RARE EARTHS OXIDES AS GATES" THIN SOLID FILMS, Bd. 147, 1987, Seiten 25-32, XP001031001 das ganze Dokument ----	1,5-7,15 -/-

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

Siehe Anhang Patentfamilie

- \* Besondere Kategorien von angegebenen Veröffentlichungen :
  - \*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
  - \*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
  - \*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
  - \*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
  - \*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist
- \*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
  - \*X\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erforderlicher Tätigkeit beruhend betrachtet werden
  - \*Y\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erforderlicher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
  - \*&\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

12. November 2001

Absendedatum des internationalen Recherchenberichts

16/11/2001

Name und Postanschrift der Internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Nesso, S

## INTERNATIONALER RECHERCHENBERICHT

In	nales Aktenzeichen
PCT/EP 01/08830	

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie°	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 6 087 702 A (CHANG LIANN-BE ET AL) 11. Juli 2000 (2000-07-11) Spalte 3, Zeile 47 – Zeile 62; Abbildung 2B —	1,13
A	US 6 013 553 A (WILK GLEN D. ET AL) 11. Januar 2000 (2000-01-11) in der Anmeldung erwähnt Spalte 6, Zeile 31 – Zeile 36 —	1-22
P,X	OSTEN H J ET AL: "HIGH-K GATE DIELECTRICS WITH ULTRA-LOW LEAKAGE CURRENT BASED ON PRASEODYMIUM OXIDE" INTERNATIONAL ELECTRON DEVICES MEETING 2000. IEDM. TECHNICAL DIGEST. SAN FRANCISCO, CA, DEC. 10 – 13, 2000, NEW YORK, NY: IEEE, US, 10. Dezember 2000 (2000-12-10), Seiten 653-656, XP001036704 ISBN: 0-7803-6439-2 das ganze Dokument —	1-3, 5-18,21, 22

**INTERNATIONALER RECHERCHENBERICHT**

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Ir nales Aktenzeichen

PCT/EP 01/08830

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5828080	A 27-10-1998	JP 8255790 A JP 8109099 A JP 8274199 A JP 8274087 A US 5810923 A	01-10-1996 30-04-1996 18-10-1996 18-10-1996 22-09-1998
US 6087702	A 11-07-2000	KEINE	
US 6013553	A 11-01-2000	JP 2000058832 A US 6291866 B1 TW 402779 B US 6020243 A US 6291867 B1 US 2001024853 A1	25-02-2000 18-09-2001 21-08-2000 01-02-2000 18-09-2001 27-09-2001